

# PICTURE PROCESSOR

Publication number: JP9102035

Publication date: 1997-04-15

Inventor: TAKAMORI TETSUYA

Applicant: FUJI PHOTO FILM CO LTD

Classification:

- International: G06F9/38; G06T1/00; G06T1/20; G06T11/60; H04N1/393; H04N1/40; G06F9/38; G06T1/00; G06T1/20; G06T11/60; H04N1/393; H04N1/40; (IPC1-7): G06T1/20; G06F9/38; G06T1/00; H04N1/393; H04N1/40

- European:

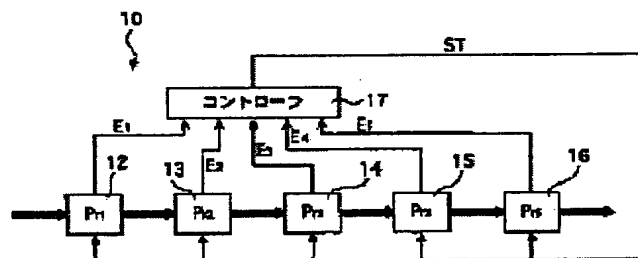
Application number: JP19950261660 19951009

Priority number(s): JP19950261660 19951009

Report a data error here

## Abstract of JP9102035

**PROBLEM TO BE SOLVED:** To process plural processings in parallel at high speed and to process them even if input/output are asynchronous by executing the plural processings for respective lines and instructing the processing of the next line by the termination of the operation of all processing units. **SOLUTION:** The plural processing units 12-16 process the respective processings at every line of the picture, and generate signals showing the termination of the operation. When a controller 17 receives the signal showing the termination of the operation of all the processing units 12-16, it simultaneously instructs the start of the operation of one line in the next picture to all the processing units 12-16. In the processing units 12-16, they simultaneously start the operation in synchronizing with the start of the line processing instructed from the controller 17. The previous processing is terminated in all the processing units 12-16 at that time. Thus, the processing unit 14 executes the processing while it reads data whose previous processing terminates from the buffer memory of the previous processing unit 13, for example.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-102035

(43) 公開日 平成9年(1997)4月15日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 T 1/20			G 0 6 F 15/66	L
G 0 6 F 9/38	3 1 0		9/38	3 1 0 E
G 0 6 T 1/00			H 0 4 N 1/393	
H 0 4 N 1/393			G 0 6 F 15/62	3 1 0 A
1/40			H 0 4 N 1/40	1 0 1 Z
審査請求 未請求 請求項の数1 O L (全 6 頁)				

(21) 出願番号 特願平7-261660

(22) 出願日 平成7年(1995)10月9日

(71) 出願人 000005201

富士写真フイルム株式会社

神奈川県南足柄市中沼210番地

(72) 発明者 高 森 哲 弥

神奈川県足柄上郡開成町宮台798番地 富

士写真フイルム株式会社内

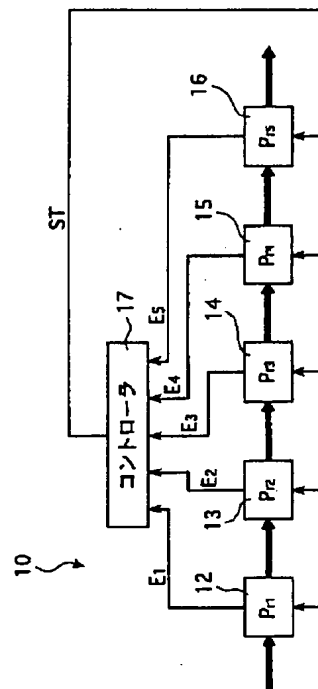
(74) 代理人 弁理士 渡辺 望 稔

(54) 【発明の名称】 画像処理装置

(57) 【要約】

【課題】複数の処理を並列で行う画像処理装置であって、小さなデータでの処理を高速化することができ、装置入出力が非同期でも処理を行うことができる画像処理装置を提供する。

【解決手段】複数の処理を並列に行う画像処理装置であって、この複数の処理の各々を1ライン毎に行い、動作終了を示す信号を発生する機能を持つ複数の処理ユニットと、すべての複数の処理ユニットの動作終了を示す信号を受けて、すべての処理ユニットの動作終了を確認すると、すべての複数の処理ユニットに対し、次のラインの処理の動作開始を指示するコントローラとを有する。



## 【特許請求の範囲】

【請求項1】複数の処理を並列に行う画像処理装置であって、この複数の処理の各々を1ライン毎に行い、動作終了を示す信号を発生する機能を持つ複数の処理ユニットと、

すべての複数の処理ユニットの動作終了を示す信号を受けて、すべての処理ユニットの動作終了を確認すると、すべての複数の処理ユニットに対し、次のラインの処理の動作開始を指示するコントローラとを有することを特徴とする画像処理装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、例えば、原稿上の画像を読み取って、一定の画像処理を行った後、製版用のフィルムを作成するカラーシヤナシステムに適用して、読み取られた画像信号の色処理やシャープネス処理の前処理、倍率・解像度変換処理、シャープネス強調処理、画像マージ・合成処理などを行うための画像処理装置に関する。

## 【0002】

【従来の技術】従来、印刷、製版の分野において作業工程の合理化、画像品質の向上を目的として原稿に担持された画像情報を電気的に処理し、フィルム原版を作成する画像走査読取再生システムが広範に用いられている。

【0003】このシステムは入力機である画像読取装置と出力機である画像記録装置とから基本的に構成されており、この画像読取装置では、例えば副走査搬送される読取走査子（シヤナ）が用いられ、原稿に担持された画像情報がCCDなどの固体撮像素子によって光電的に走査読取され電気信号に変換される。この後、画像読取装置で光電変換された画像情報は、その画像処理装置において、製版条件に応じて所定の画像処理が施された後、例えば、連続階調画像では、その濃淡を再現するために網掛処理が行われて網点画像に変換された後、画像記録装置においてレーザ光等の光信号に変換されフィルム等の感光材料からなる画像記録媒体上に記録される。ここで、前記画像記録媒体は所定の現像装置によって現像処理され、フィルム原板として印刷等に供される。

【0004】このような従来の画像走査読取再生システムにおいては、画像読取装置の画像処理装置において、3原色の画像信号、例えば赤（R）、緑（G）、青（B）の3色の画像信号を色処理してY、M、C、Kの4色の画像信号に変換し、次いで、順に倍率・解像度変換処理、輪郭（シャープネス）強調処理、階調変換処理などを行って、Y、M、C、Kの4色の画像信号として画像記録装置に出力している。

## 【0005】

【発明が解決しようとする課題】ところで、このような画像処理装置においては、このように多数の処理を行う必要があるため、これらの処理をパイプライン処理方式

によって処理し、実効的に処理速度を大幅に上げていた。しかしながらパイプライン方式のように同時に多数の処理を並列に行う場合、各処理のうちで、最も時間のかかる処理が律速となってしまうという問題があった。このため、小さなデータでの処理などのように軽い処理を行う場合でも、処理速度を速くできないという問題があった。

【0006】例えば、高い倍率の処理などにおいては、倍率変換後の処理を最大倍率時のデータサイズに合わせて、処理時間を設定し、処理が設定処理時間を超えることのないようにしていた。すなわち、倍率変換処理において、倍率変換されて出てくるドットの量やサイズが全体の処理の1ラインの長さを決めてしまっているため、どの処理であっても、この設定された1ラインの長さの処理を行う必要があり、それだけの時間がかかるという問題があった。例えば、非常に小さいデータを処理する場合であっても、残りは全てダミーデータが入ることになり、1ラインの処理にはダミーデータを含めた全データを処理する時間がかかるという問題があった。また、画像処理装置の入出力を同期的に行うためには、入出力データバッファとして大きな容量のFIFOメモリなどの大容量メモリが必要であるという問題があった。

【0007】本発明の目的は、上記従来技術の問題点を解消し、複数の処理を並列で行う画像処理装置であって、小さなデータでの処理を高速化することができ、装置入出力が非同期でも処理を行うことができる画像処理装置を提供するにある。

## 【0008】

【課題を解決するための手段】上記目的を達成するために、本発明は、複数の処理を並列に行う画像処理装置であって、この複数の処理の各々を1ライン毎に行い、動作終了を示す信号を発生する機能を持つ複数の処理ユニットと、すべての複数の処理ユニットの動作終了を示す信号を受けて、すべての処理ユニットの動作終了を確認すると、すべての複数の処理ユニットに対し、次のラインの処理の動作開始を指示するコントローラとを有することを特徴とする画像処理装置を提供するものである。

## 【0009】

【発明の実施の形態】本発明に係る画像処理装置を添付の図面に示す好適実施例に基づいて以下に詳細に説明する。

【0010】図1は、本発明の画像処理装置の一実施例のブロック図である。同図に示すように、画像処理装置10は、複数のすなわち5つの処理ユニット12、13、14、15および16と、コントローラ17とを有している。

【0011】ここで各処理ユニット12～16は、それぞれの処理をそれぞれ画像の1ライン毎に処理を行うものである。また各処理ユニット12～16は、それぞれ、必ず動作終了を示す信号を発生する機能を有する。

また、各処理ユニット12～16は、その動作開始を同時に指示され、画像の1ラインの処理を同時に動作開始するようにコントロールされる。また、コントローラ17は、全部の処理ユニット12～16の動作が終了したという終了信号を、全部の処理ユニット12～16から受け取ると、全ての処理ユニット12～16に次の画像1ラインの動作開始を同時に指示する。

【0012】なお、このような処理ユニット12～16の各々を、少なくとも1ラインのバッファメモリ、好ましくは、トグルメモリを持つように構成し、これらのメモリへの書き込み終了、もしくは読み出しの終了をもって動作終了とすることができる。従って、これらの処理ユニット12～16の各々の動作開始は、これらメモリへの書き込み開始および読み出し開始とすることができる。

【0013】本発明の画像処理装置10においては、処理ユニット12～16を以上のように構成することにより、これらの処理ユニット12～16では、コントローラ17から指示されるライン処理の開始に同期して、一斉に動作を開始するが、その時には処理ユニット12～16のいずれにおいても前の処理は終了しているので、各々の処理ユニット、例えば1つの処理ユニットを代表例として説明すれば、処理ユニット14では、前の処理が終了したデータを前の処理ユニット13から、好ましくは図示しないがそのバッファメモリから読み出しながら次の処理、すなわち処理ユニット14の処理を行い、この処理ユニット14に、好ましくはそのバッファメモリに書き込むことを続ける。

【0014】こうして、処理ユニット13では、画像1ラインの処理が終了すると、例えば、カウンタなどにより処理される画像1ラインのデータ数をカウントすると、処理の終了信号を発生し、コントローラ17へ送信する。同様にして、処理ユニット12、13、15および16の各々からもコントローラ17へ各処理ユニット12、13、15、16の処理が終了した時点で発生された終了信号がそれぞれ送信される。コントローラ17は、全ての処理ユニット12～16の処理終了信号を受信した時点で、全処理ユニット12～16にライン処理の動作開始を同時に指示し、一斉に画像1ラインの動作を開始するようにコントロールする。この後、画像処理装置10では各処理ユニット12～16およびコントローラ17において上述したような処理および動作が繰り返され、1頁分の画像処理が行われる。

【0015】本発明の画像処理装置10では、以上のような処理動作が行われるので、律速となる処理がどの処理ユニットになるか不明であっても、常に各画像1ラインの処理を処理する時間が最も長くなる処理ユニットの動作終了を待って、次の処理を開始することができるので、小さなデータでの処理を大きなデータとして処理する必要はなく、各処理ユニットでは常に最高速で処理

を行い、終了することができる。

【0016】図2に、本発明の画像処理装置を画像走査読取再生システムにおける画像読取装置の画像処理装置に適用した一実施例のブロック図を示す。同図に示すように、画像処理装置20は、入力1端子から3原色またはY、M、C、Kの4色の画像データ信号が入力される入力バッファ22と、入力バッファ22を制御する入力バッファコントローラ24と、色処理およびシャープネスの前処理回路（以下、色処理回路という）26と、倍率変換用ラインバッファ28と、倍率・解像度変換処理回路30と、シャープネス強調処理回路32と、画像マージ・合成処理回路34と、出力端子から画像処理された4色（Y、M、C、K）の画像データ信号を出力する出力バッファ36と、出力バッファ36を制御する出力バッファコントローラ38と、入力2端子からコードが入力されるコードバッファ40と、コードバッファ40を制御するコード入力コントローラ42と、コードデータを伸長する伸長器44と、伸長されたコードデータを保持するラインバッファ46と、これらの動作を制御するコントローラ48とを有する。

【0017】入力バッファ22は、入力バッファコントローラ24によって制御される、好ましくは、少なくとも2ライン分の画像データを保持することのできるトグルメモリ、例えば32KB×4ラインのデュアルポートRAM（DPRAM）で構成され、画像読取装置からの3原色、例えばR、G、Bのもしくは、ハードディスク等の画像メモリや他のシステム画像処理装置からのY、M、C、Kの4色の画像データ信号、画像データ信号を受け取って保持する。この入力バッファ22と画像読取装置の出力バッファとの間の1ライン分の画像データの受け渡しは、コントローラ48からの動作開始指示を受けて開始され、入力バッファコントローラ24から出されるデータリクエスト（REQ）に対し画像読取装置からデータアクノリッジ（ACK）を受け取って開始するハンドシェイク方式によって行われる。従って、入力バッファ22への書き込みは、画像処理装置20内の同期信号とは非同期で行うことができる。また、入力バッファコントローラ24は、例えばカウンタなどを内蔵し、画像1ライン分の画像データの数をカウントして、入力バッファ22への1ライン分の画像データの入力が終了したことを示す入力終了信号①を発生し、コントローラ48に送信する機能を有する。

【0018】色処理およびシャープネス前処理回路26は、コントローラ48からの動作開始指示を受けて、入力バッファ22から画像1ライン分の3原色の画像データを点順次シリアル信号として読み出し始める。この色処理回路26は、読み出された3原色の画像データをパラレル変換した後、ルックアップテーブルなどを用いてカラー修正（カラーコレクション）処理、階調変換、3-4変換などを行って、Y、M、C、Kの4色の画像デ

ータに変換する色処理と、入力バッファ22から読み出され、パラレル化された信号にルックアップテーブルなどを用い、階調変換やマトリックス演算などによる3-4変換などの色信号処理を行って、色処理されたY、M、C、Kの4色の画像データにシャープネス強調処理を施すためのY、M、C、Kの4色のシャープネス前処理画像データを得るシャープネス前処理とをパラレルに行う処理回路である。なお、入力バッファ22から読み出される画像信号が、Y、M、C、Kの4色の画像データである場合には、この色処理回路26は、色処理およびシャープネス前処理をバイパスさせる機能をも有する。

【0019】このように色処理およびシャープネス前処理されたY、M、C、Kの4色の画像データ信号は、それぞれ、順次倍率変換用ラインバッファ28に書き込まれる。色処理およびシャープネス前処理された1ライン分の画像データのラインバッファ28への書き込みが終了すると、ラインバッファ28に接続された倍率・解像度変換処理回路30から処理終了信号②がコントローラ48へ送信される。

【0020】倍率・解像度変換処理回路30は、コントローラ48からの動作開始指示を受けてラインバッファ28から画像1ライン分の点順次画像データの読み出しを開始する。そしてこの回路30は、ラインバッファ28から読み出された、色処理回路26において色処理が行われた1ライン分の4色の画像データおよびシャープネス前処理が行われた1ライン分の4色の画像データ、もしくはバイパスされた1ライン分の4色の画像データに、それぞれ直線補間などによる主走査方向の倍率変換や解像度変換（副走査方向の倍率変換）を行うもので、同時にY、M、C、Kの点順次信号を線順次信号に変換する点線変換も行う。なお、この倍率・解像度変換処理回路30による主走査方向の倍率変換の前後でラインの切り替えを別々に制御することにより、直線補間による副走査方向の倍率変換にも対応する。このように倍率・解像度変換されたY、M、C、Kの4色の線順次画像データは次のシャープネス強調回路32に送られる。

【0021】ところで、倍率変換用ラインバッファ28は、少なくとも2ライン分の画像データを保持することのできるドブルメモリ、例えば32KB×2ラインのラインメモリで構成される。ラインバッファ28の一方のラインメモリには所定の入力同期信号およびカラー信号によって発生される書き込みアドレス（カラー信号および画素番号）に従って色処理またはシャープネス前処理後のY、M、C、Kの点順次画像データ（%）が順次書き込まれる。ラインバッファ28の他方のラインメモリからは、所定の出力同期信号および出力色版信号によって発生される読み込みアドレス（出力色版信号および画素番号）に従って、線順次にY、M、C、Kの線順次画像データ（%）が読み出される。ラインバッファ28か

ら読み出された4色の線順次画像データ（%）は、上述したように、倍率・解像度変換処理回路30において、補間演算等を行って倍率・解像度変換を行った後、次のシャープネス強調処理回路32に送られる。

【0022】ここで、倍率・解像度変換処理回路30では、倍率変換用ラインバッファ28から1ライン分の画像データの読み出しが終了すると、読出終了信号③が発生され、コントローラ48に送信される。ところで、入力バッファ22からの1ライン分の画像データの読み出しから、色処理およびシャープネス前処理、ならびに倍率変換用ラインバッファ28への1ライン分の画像データの書き込みまでの処理は、周波数 $f_1$ の入力同期信号によって動作制御される。一方、ラインバッファ28からの1ライン分の画像データの読み出しから、倍率・解像度変換処理、シャープネス強調処理、画像マージ・合成処理、および出力バッファ36への書き込みまでの処理は、周波数 $f_2$ の出力同期信号によって動作制御される。

【0023】次に、シャープネス強調処理回路32は、画像の輪郭を強調するために、倍率・解像度変換処理回路30から送られた、色処理および倍率変換後の4色の画像データと、シャープネス前処理および倍率変換後の4色の画像データから生成されたUSM（アンシャープネスマスク）信号と、を加算するシャープネス強調処理（エッジ強調処理）を行うものである。なお、このシャープネス強調処理回路32側では、色処理、シャープネス前処理回路26をバイパスしたY、M、C、Kの4色の画像データを選択して処理する機能をも有している。このようにシャープネス強調されたY、M、C、Kの4色の線順次画像データは次の画像マージ・合成回路34に送られる。

【0024】次いで、画像マージ・合成処理回路34は、トンボ、コメント、ボーダーラインなどのラインワーク情報を再生される画像が上から重ね合わせるために、シャープネス強調処理された1ライン分の4色の画像データに、ラインワーク用ラインバッファ46から読み出されたラインワークデータを合成するものである。なお、ラインバッファ46からのラインワークデータの読み出しは、周波数 $f_2$ の出力同期信号に同期して行われる。画像マージ・合成処理回路34において、ラインワークデータが付加されたY、M、C、Kの4色の画像データは出力バッファ36に書き込まれる。

【0025】出力バッファ36は、出力バッファコントローラ38によって制御される、好ましくは、少なくとも2ライン分の画像データを保持することのできるドブルメモリ、例えば、128KB×2ラインのRAMで構成され、本発明の画像処理装置20において、所要の処理が施された、Y、M、C、Kの画像データを保持し、Y、M、C、Kの4枚の製版フィルムを作製するための画像記録装置に出力する。この出力バッファ36と画像

記録装置の入力バッファとの間の画像データの受け渡しは、コントローラ48からの動作開始指示を受けて開始され、出力バッファコントローラ38からのリクエスト(REQ)と画像記録装置からのデータアクノリッジ(ACK)を受け取って開始するハンドシェーク方式によって行われる。このため、出力バッファ36からの画像データの出力は画像処理装置20内の同期信号とは非同期で行うことができる。また、出力バッファコントローラ38は、例えばカウンタなどを内蔵し、出力された画像データの数をカウントし、画像1ライン分になると、1ライン分の全画像データの出力が終了したことを示す出力終了信号④を発生し、コントローラ48に送信する。

【0026】一方、コードバッファ40には、ボーダーライン、トンボ、コメント等のラインワーク情報のコードデータを画像走査読取再生システムの画像読取装置の操作部やワークステーション(WS)等から受け取って保持するためのメモリであり、コード入力コントローラ42によって制御され、コードデータの受け渡しは、リクエスト(REQ)信号に対するデータアクノリッジ信号を受け取って開始するハンドシェーク方式によって行われる。従って、コードバッファ40へのコードデータの書き込みは、画像処理装置20内の同期信号とは非同期で行うことができる。そして、コード入力コントローラ42は、コントローラ48からの動作開始指示信号を受け取ってからコードバッファ40へのコードデータの入力を開始し、コードデータの入力が終了すると入力終了信号⑤を発生し、コントローラ48に送信する。

【0027】次に、コントローラ48からの動作開始指示を受けて、コードバッファ40から合成すべきコードデータを読み出し、伸張器44において、画像データサイズに応じて伸張して、画像1ライン分のラインワークデータをラインワーク用ラインバッファ46に書き込む。ここで、コードバッファ40からのコードデータの読み出しから、伸張器44によるデータの伸張、およびラインバッファ46へのラインワークデータの書き込みは、周波数 $f_3$ の同期信号によって動作される。そして、ラインバッファ46への画像1ライン分のラインワークデータの書き込みが終了すると、伸張器44はライン処理終了信号⑥を発生し、コントローラ48へ伝送する。

【0028】コントローラ48は、入力バッファコントローラ24から入力バッファ22への入力終了信号①、倍率・解像度変換処理回路30から倍率変換用ラインバッファへの書き込み終了(処理終了)信号②および読み出し終了(処理終了)信号③、出力バッファコントローラ38から出力バッファ36からの出力終了信号④、コード入力コントローラ42からコードバッファ40への入力終了信号⑤および伸張器44からラインワーク用ラインバッファ46への書き込み終了(処理終了)信号⑥

を受け、これらの終了信号①～⑥をすべて受け取ると、すなわち、これらの終了信号①～⑥のうちの最も遅い信号を受け取ると、入力バッファコントローラ24、色処理・シャープネス前処理回路26、倍率・解像度変換処理回路30、出力バッファコントローラ38コード入力コントローラ42および伸張器44にそれぞれ次のラインの画像データの処理の動作開始を指示する信号を発生し、同時に動作開始を指示する。

【0029】ここで、周波数 $f_1$ の同期信号で動作する色処理およびシャープネス前処理回路26による入力バッファからの読み出しからラインバッファ28への書き込みまでの処理、周波数 $f_2$ の同期信号で動作する倍率・解像度変換処理回路30によるラインバッファ28からの読み出しおよび画像マージ・合成処理回路34によるラインバッファ46からの読み出しから出力バッファ36への書き込みまでの処理、および周波数 $f_3$ の同期信号で動作する伸張器44によるコードバッファ40からの読み出しからラインバッファ46への書き込みまでの処理、ならびにこれらの処理とは非同期で行われる装置入出力、すなわち入力バッファ22およびコードバッファ40への入力ならびに出力バッファ36からの出力は、本発明の処理ユニットによる処理である。従って、これらの処理はそれぞれの処理ユニットにおいてコントローラ48からの動作開始指示によって同時に次の1ラインの動作を開始する。

【0030】次いで、各処理ユニットでは、1ラインの画像データを処理し、処理を終了すると、コントローラ48に送信し、すべての処理ユニットの処理が終了すると各処理ユニットでは次の1ラインの画像データの処理を同時に開始することを繰り返す。こうして、各処理ユニットは、ライン処理の開始に同期して一斉に動作を開始するが、この時点では各処理ユニットの前の1ラインの処理は必ず終了しているので、次の処理ユニットでは、終了した前の処理ユニットの1ラインを画像データを読み出しながら、処理を行ってバッファに書き込み、終了したら終了信号を出すだけでよい。本発明の画像処理装置は、以上のように構成されているので、装置の入出力が非同期でも処理を行うことができ、小さなデータでの処理を高速化できる。

【0031】本発明に係る画像処理装置は基本的に以上のように構成されるが、本発明はこれに限定されるわけではなく、本発明の要旨を逸脱しない範囲において、改良および設計の変更が可能なことはもちろんである。

【0032】

【発明の効果】以上詳述したように、本発明によれば、各処理ユニットによる処理の負荷、速度、外的要因(例えば入出力)の変動、特に、システムや装置を作動するコンピュータ(CPU)のインターフェースの停止や休止、あるいは他処理のためにCPUバスが使用不可となる場合のような変動に対しても、各処理に対し一番最適

な時間の割り振りを自動的に行うことができ、常に最高速で処理を行うことができる。

【図面の簡単な説明】

【図1】 本発明に係る画像処理装置の一実施例のブロック図である。

【図2】 本発明に係る画像処理装置の一具体的実施例のブロック図である。

【符号の説明】

10, 20 画像処理装置

12, 13, 14, 15, 16 処理ユニット

17, 48 コントローラ

22 入力バッファ

24 入力バッファコントローラ

26 色処理・シャープネス前処理回路

28 倍率変換用ラインバッファ

30 倍率・解像度変換処理回路

32 シャープネス強調処理回路

34 画像マージ・合成処理回路

36 出力バッファ

38 出力バッファコントローラ

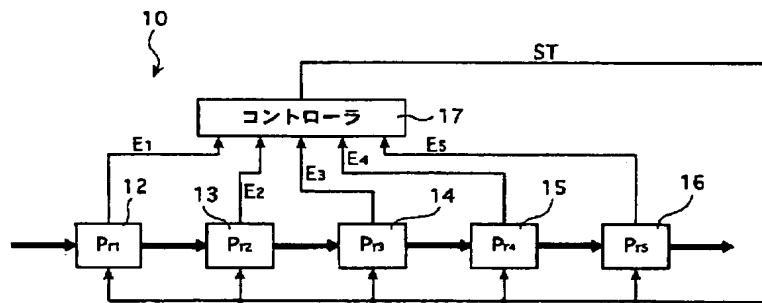
40 コードバッファ

10 42 コード入力コントローラ

44 伸張器

46 ラインワーク用ラインバッファ

【図1】



【図2】

